

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

06098980 **Image available**

SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

PUB. NO.: **11-040499** [JP 11040499 A]

PUBLISHED: February 12, 1999 (19990212)

INVENTOR(s): ONUMA HIDETO

 AKOIN TOSHIYUKI

 SHIBA AKIKO

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD

APPL. NO.: 09-212465 [JP 97212465]

FILED: July 22, 1997 (19970722)

INTL CLASS: H01L-021/20; H01L-021/322; H01L-029/786; H01L-021/336

ABSTRACT

PROBLEM TO BE SOLVED: To remove nickel elements from a crystalline silicon film formed by utilizing nickel.

SOLUTION: An amorphous silicon film 403 is transformed into a crystalline silicon film 405 while nickel elements 404 are held in contact with the surface of the silicon film 403. Then a mask 406 is formed and a phosphorus doing process is performed so as to dope an area 407 with phosphorus. Thereafter, the phosphorus-doped area 407 is activated by irradiating the area 407 with a laser beam or a strong beam. Then nickel is deposited by the area 407 by gettering by again heat-treating the area 407. Then the nickel is gettered and an area 408 having higher crystallinity is obtained by removing the area 407 into which the nickel elements are concentrated.

DIALOG(R)File 352:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.
012390297 **Image available**
WPI Acc No: 1999-196404/199917
XRAM Acc No: C99-057567
XRPX Acc No: N99-144670

Semiconductor film crystallisation method - involves performing
crystallisation and gettering process so that temperature of substrate is
below distortion temperature of substrate

Patent Assignee: SEMICONDUCTOR ENERGY LAB (SEME)

Inventor: AGUI T; OHNUMA H; SHIBA A

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11040499	A	19990212	JP 97212465	A	19970722	199917 B
US 6156628	A	20001205	US 98118009	A	19980717	200066

Priority Applications (No Type Date): JP 97212465 A 19970722

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 11040499	A	14	H01L-021/20	
US 6156628	A		H01L-021/20	

Abstract (Basic): JP 11040499 A

NOVELTY - The gettering process of catalyst element is performed by
heating the area where gettering element (408) is formed.

Crystallisation and gettering are performed so that the substrate
temperature is not above a distortion point temperature of the
substrate.

DETAILED DESCRIPTION - A silicon non-crystal semiconductor film
(402) is formed on an insulated surface of a substrate (401). A
catalyst element (404) that enhances crystallization of semiconductor
film is formed on the semiconductor film. Then crystallization of the
semiconductor film is performed by a heating process. A gettering
element is selectively formed on the catalyst element.

An INDEPENDENT CLAIM is included for semiconductor device.

USE - For TFT liquid crystal display apparatus.

ADVANTAGE - The rate of production of defective substrate is
reduced.

DESCRIPTION OF DRAWING(S) - The figure shows production process of
thin film transistor. (401) Substrate; (402) Silicon non-crystal
semiconductor film; (404) Catalyst element; (408) Gettering element.

Dwg.5/9

Title Terms: SEMICONDUCTOR; FILM; CRYSTAL; METHOD; PERFORMANCE;
CRYSTAL; GETTER; PROCESS; SO; TEMPERATURE; SUBSTRATE; BELOW; DISTORT;
TEMPERATURE; SUBSTRATE

Derwent Class: L03; U11; U13; U14

International Patent Class (Main): H01L-021/20

International Patent Class (Additional): H01L-021/322; H01L-021/336;
H01L-029/786

File Segment: CPI; EPI

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-40499

(43) 公開日 平成11年(1999) 2月12日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 L 21/20
21/322
29/786
21/336

H 0 1 L 21/20
21/322 S
29/78 6 1 7 K
6 1 8 G
6 2 7 G

審査請求 未請求 請求項の数24 F D (全 14 頁)

(21) 出願番号 特願平9-212465

(22) 出願日 平成9年(1997) 7月22日

(71) 出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72) 発明者 大沼 英人

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 安居院 敏行

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 柴 明子

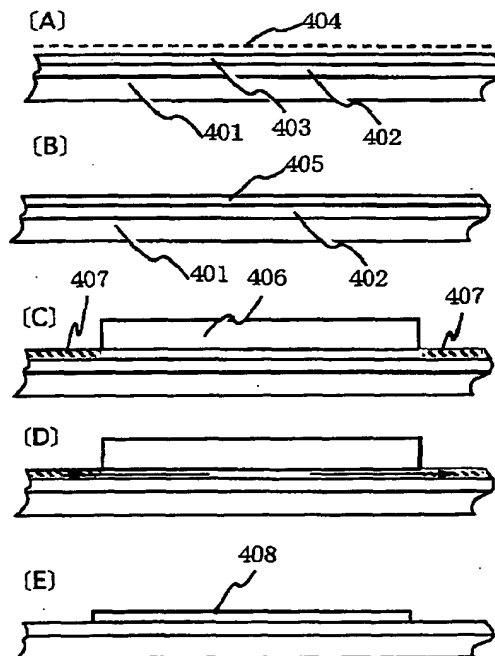
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54) 【発明の名称】 半導体装置及びその作製方法

(57) 【要約】

【課題】 ニッケルを利用して得られた結晶性珪素膜中
かたニッケル元素を除去する。

【解決手段】 非晶質珪素膜403の表面に404で示
されるようにニッケル元素を接して保持させ、さらに加
熱処理により結晶性珪素膜405に変成する。その後、
マスク406を形成し、燐のドーピングを行う。この工
程で407の領域に燐がドーピングされる。その後、レ
ーザー光または強光の照射により燐がドーピングされ
た領域の活性化を行う。そして再度の加熱処理を行い、4
07の領域にニッケルをゲッタリングさせる。そして、
ニッケルが集中した407の領域を除去することによ
り、ニッケルがゲッタリングされ、さらに高い結晶性を
有する領域408を得る。



【特許請求の範囲】

【請求項1】絶縁表面を有する基板上に珪素を含む非晶質半導体膜を形成する第1の工程と、前記非晶質半導体膜に対して、該非晶質半導体膜の結晶化を助長する触媒元素を導入する第2の工程と、加熱処理により前記非晶質半導体膜を結晶化させる第3の工程と、前記第3の工程で得られた半導体膜に対して、前記触媒元素をゲッターリングすることができる元素を選択的に導入する第4の工程と、前記ゲッターリング用の元素を活性化させる第5の工程と、第4の工程でゲッターリング用の元素を導入した領域に前記触媒元素を加熱処理によりゲッターリングさせる第6の工程と、を少なくとも含み、前記第3、第6の工程は前記基板の温度が該基板の歪み点温度を越えないように行われることを特徴とする半導体装置の作製方法。

【請求項2】請求項1において、活性化はレーザー光の照射、または強光の照射、によって行われることを特徴とする半導体装置の作製方法。

【請求項3】請求項1において、結晶化を助長する触媒元素として、Ni、Fe、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種類のものを使用することを特徴とする半導体装置の作製方法。

【請求項4】請求項1において、結晶化を助長する触媒元素として、Ge、Pb、Inから選ばれた一種または複数種類のものを使用することを特徴とする半導体装置の作製方法。

【請求項5】請求項1において、ゲッターリング用の元素として、P、または、Pと他の元素（B、As、Sbから選ばれた一種または複数の組合せ）との混合物が使用されることを特徴とする半導体装置の作製方法。

【請求項6】請求項1において、ゲッターリング用の元素として、P、N、As、Sb、Biから選ばれた一種または複数種類のものが使用されることを特徴とする半導体装置の作製方法。

【請求項7】絶縁表面を有する基板上に珪素を含む非晶質半導体膜を形成する第1の工程と、前記非晶質半導体膜に対して、該非晶質半導体膜の結晶化を助長する触媒元素であるニッケルを導入する第2の工程と、加熱処理により前記非晶質半導体膜を結晶化させる第3の工程と、前記第3の工程で得られた半導体膜に対して、前記触媒元素をゲッターリングすることができる元素である燐を選択的に導入する第4の工程と、前記ゲッターリング用の元素である燐を活性化させる第5の工程と、第4の工程でゲッターリング用の元素である燐を導入した領域に前記触媒元素であるニッケルを加熱処理によりゲッターリングさせる第6の工程と、を少なくとも含み、前記第3、第6の工程は前記基板の温度が該基板の歪み点温度を越えないように行われることを特徴とする半導体装置の作製方法。

【請求項8】請求項7において、活性化はレーザー光を

照射することで行われることを特徴とする半導体装置の作製方法。

【請求項9】請求項7において、活性化は強光の照射によって行われることを特徴とする半導体装置の作製方法。

【請求項10】請求項7において、第5の工程における燐が活性化している領域のシート抵抗が $10\text{ K}\Omega/\square$ 以下であることを特徴とする半導体装置の作製方法。

【請求項11】請求項7において、第5の工程における燐が活性化している領域のシート抵抗が $3\text{ K}\Omega/\square$ 以下であることを特徴とする半導体装置の作製方法。

【請求項12】請求項7において、第4の工程における燐の添加領域面積のニッケルをゲッターリングする領域面積に対する割合が 0.05 以上 0.6 以下であることを特徴とする半導体装置の作製方法。

【請求項13】請求項7において、第4の工程における燐の添加領域面積のニッケルをゲッターリングする（吸い出して除去する）領域面積に対する割合が 0.1 以上 0.5 以下であることを特徴とする半導体装置の作製方法。

【請求項14】請求項7において、第4の工程における燐の添加量は、 $1 \times 10^{13} \sim 1 \times 10^{16} \text{ IONS}/\text{cm}^2$ の範囲にあることを特徴とする半導体装置の作製方法。

【請求項15】請求項7において、第4の工程における燐の添加量は、 $1 \times 10^{14} \sim 3 \times 10^{15} \text{ IONS}/\text{cm}^2$ の範囲にあることを特徴とする半導体装置の作製方法。

【請求項16】請求項7において、第3、6の工程における熱アニールの温度は $400^\circ\text{C} \sim 950^\circ\text{C}$ であることを特徴とする半導体装置の作製方法。

【請求項17】請求項7において、第3、6の工程における熱アニールの温度は $500^\circ\text{C} \sim 850^\circ\text{C}$ であることを特徴とする半導体装置の作製方法。

【請求項18】請求項7において、第6の工程における熱アニールの時間は 1 分 ~ 20 時間であることを特徴とする半導体装置の作製方法。

【請求項19】請求項7において、第6の工程における熱アニールの時間は 30 分 ~ 3 時間であることを特徴とする半導体装置の作製方法。

【請求項20】請求項1または請求項7の第4の工程において、ゲッターリング用の元素は、素子が形成される領域に添加されないことを特徴とする半導体装置の作製方法。

【請求項21】請求項1または請求項7の第4の工程において、ゲッターリング用の元素は、素子のチャネル領域と高抵抗領域（オフセット領域）との両領域に添加されないことを特徴とする半導体装置の作製方法。

【請求項22】請求項7において、第4の工程における燐の総添加原子数は、ニッケルの総添加原子数以上であることを特徴とする半導体装置の作製方法。

【請求項23】請求項7において、第4の工程における燐の総添加原子数は、ニッケルの総添加原子数の 3 倍以

上であることを特徴とする半導体装置の作製方法。

【請求項24】ソースドレイン部分にニッケルが添加されており、かつ、N-I、P-I、接合の空乏層にNi-Si_xが実質的に無いことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、一部もしくは全部が非晶質成分からなる半導体材料、あるいは、実質的に真性な多結晶の半導体材料に対して結晶化助長触媒元素を添加しアニール等の処置を施すことにより該半導体材料の結晶性を向上せしめ、さらに該結晶化助長触媒元素を半導体デバイスに悪影響を及ぼさぬような領域に効率よく移動させる方法に関する。

【0002】

【従来の技術】近年、半導体素子プロセスの低温化に関して盛んに研究が進められている。その大きな理由は、安価で加工性に富んだガラス等の絶縁基板上に半導体素子を形成する必要性が生じたからである。

【0003】半導体膜の基板として広く一般的に用いられているガラスの融点は600度前後で、それ以上に基板の温度を上げることが出来ない。よって、600℃前後以下の温度で半導体素子を作製しなければならない。

【0004】半導体プロセスにおいては、半導体材料に含まれる非晶質成分もしくは非晶質半導体材料を結晶化させることや、より結晶性を向上させることが必要とされることがある。

【0005】従来、このような目的のためには熱的なアニールが用いられていた。半導体材料として珪素を用いる場合には、600℃から1100℃の温度で0.1～48時間、もしくはそれ以上の時間のアニールをおこなうことによって、非晶質の結晶化、結晶性の向上等がなされてきた。このような熱アニールをガラス基板上の半導体膜に施そうとすると、そのガラス基板の歪み点の極近傍、すなわち600度程度で結晶性を向上させねばならないので、膨大な時間を結晶化に要することとなる。600度の温度はシリコンの結晶化に必要な最低の温度に近く、500度以下になると、長時間アニールを続けても結晶化は起こらない。

【0006】したがって、プロセスの低温化の観点からは、従来の結晶化工程を見直すことが必要とされた。レーザー照射技術は低温プロセスを可能とするものの1つである。なぜならば、レーザー光は1000度前後の熱アニールに匹敵する高いエネルギーを半導体膜のみに限定して与えることができ、基板全体を高い温度にさす必要がないからである。レーザー光の照射に関しては、エキシマーレーザーのごときパルス発振レーザーを用いて、大エネルギーレーザーパルスを半導体材料に照射し、半導体材料を瞬間的に溶融させ、凝固させることによって半導体材料を結晶化させる方法が主に取られている。このようなレーザーによる結晶化で得られる半導

体膜の結晶性は比較的高いものとなった。

【0007】

【発明が解決しようとする課題】しかしながら、レーザーにより結晶化された珪素膜をもとに作成されたTFTの特性は、レーザーの不安定性に起因するばらつきがみられ、さらなる検討を要した。

【0008】そこで本発明人は、プラズマCVD法で堆積したアモルファスSiに結晶化を助長する元素の1つであるニッケルを添加し、さらに熱アニールをすることで固着成長させる方法を考案した。本方法は、600℃、4時間という低温短時間でアモルファスSiを多結晶Si膜に変えることを可能とした。

【0009】上記ニッケルを用いる方法によりレーザーを使用せずに、比較的短時間で多結晶Si膜をガラス基板上に形成することができるようになった。しかし、残念ながらその特性はレーザーにより得られる膜と比較して、満足のいくものではなかった。上記ニッケル添加をする方法で得られた膜は、膜内部の至る所でニッケルの集中が見られた。そのニッケルの集中部分がたまたまTFTのチャネル領域や、高抵抗領域（例えば、オフセット領域と呼ばれる部分）にあると、その特性を著しくおとしめた。特にOFF電流が著しく高くなった。

【0010】そこで、本発明人はニッケル入りの膜から、ニッケルを除去する方法を検討した。あるいは、少なくとも、チャネル領域と高抵抗領域からはニッケルを除去する方法を検討した。そして、燐をニッケル入りの膜中、選択的に添加しアニールをする事により、ニッケルが燐に吸い寄せられて、燐の添加領域以外の領域から実質的に無くなってしまいう現象に着目し、その条件の最適化を図った。不純物を吸い出して除去する技術を、一般にゲッターリングと呼ぶ。

【0011】上記方法は通常、燐を膜に添加後、600℃程度の熱アニールを数時間から十数時間行い、ニッケルその他の不純物を燐に引き寄せ除去するものであった。600度の温度のもとでは、リンは膜中でほとんど移動しないが、ニッケルは著しく移動する性質を本方法は利用している。

【0012】前記方法でも十分に効果的ではあったが、処理に時間がかかる。また、燐の添加領域の面積を大きくとる必要があり、回路の微細化に弊害が生じる等の問題点もあった。特に、回路の微細化に制限を与えてしまいう前記ゲッターリング技術は技術の進歩に逆行するものであった。

【0013】

【課題を解決するための手段】本発明は上記問題点を改善するものである。本発明人は、上記熱アニールの前に、燐を活性化することにより、その処理時間を大幅に節約できることを発見した。

【0014】また、本方法により、燐の添加領域面積を非常に小さく取れることも判った。活性化の方法は、レ

ーザーによるものと、RTA（赤外光の照射による短時間の加熱処理）によるものを実践し、どちらも効果的であった。

【0015】図1は、ニッケルで結晶化した珪素膜に燐をストライプ状に添加し、そのゲッタリング能力を加熱時間と燐の添加領域面積（図1中ストライプの幅 $S\mu m$ で定義）と燐の無添加面積（図1中ストライプの幅 $L\mu m$ で定義）とを変えて調べたものである。なお、図中△のマークで記載されているものは加熱処理前にレーザーにより燐を活性化したものである。

【0016】加熱温度は600℃、燐のドーザ量は 5×10^{14} ions/cm²とした。この結果はゲッタリングの完了に要する最少の燐の添加領域面積（図1中ストライプの幅 $S\mu m$ で定義）を、燐の無添加面積（図1中ストライプの幅 $L\mu m$ で定義）と加熱時間を変えてグラフ化したものである。図1aは、加熱時間4時間、図1bは、加熱時間8時間、図1cは、加熱時間12時間である。

【0017】図1より、レーザーで燐を活性化してから加熱処理をしたものの方が明らかにゲッタリング能力が高いことがわかる。すなわち、明らかにレーザー処理をした膜の方が、処理時間が短くしかもリンのドーピング領域面積を小さくできることが判る。

【0018】図2はニッケルがゲッタリングされる様子を視覚的にとらえたものである。ニッケルが珪素膜中にあると、その部分はFPMと呼ばれる溶液によりエッチングされやすく、極短時間で孔があく性質がある。その性質を利用し、ニッケルがゲッタリングされてゆく様子を写真に撮った。

【0019】図中無数の黒い点がニッケルがあった部分である。図2（A）がゲッタリング前の状態であり、図2（B）がゲッタリング後の状態である。

【0020】これらの写真から、ニッケルがある領域から無くなってゆく様子が良く判る。ゲッタリングが完了した領域の金属元素の濃度は 5×10^{16} ATOMS/cm²以下であった。

【0021】以下において、リンを活性化するとなぜ、ゲッタリングの効率が上がるかを考察する。加熱時、リンは半導体膜中を粒界に沿って移動するので、移動に多くエネルギーを要する。一方で、ニッケルは原子間の隙間を移動するので比較的容易に移動できる。このとき、リンが不活性の状態であると比較的容易に粒界に到達し、若干移動してしまうが、リンが活性化された状態であるとその結合を切って粒界に沿って移動するには1000℃以上の熱が必要である。リンを活性化させるエネルギーで粒界が硬くなり、リンの経路が一部で遮断されるからである。よって、リンを固定する上で活性化は有効な手段であると言える。

【0022】また、リンが活性化していればその電気的な力でゲッタリングの能力が高くなる。そして一方で、ニッケルは、リンを活性化させる際のエネルギーを受け

てニッケルシリサイドとして膜中に拡散するので、よりゲッタリングされやすい状態となる。

【0023】上記考察から、1000℃以上の温度でゲッタリングを行うのは不適当であることが予想できる。ゲッタリングに適当な温度は最大950℃位であった。

【0024】また、ニッケル単体を用いた場合ほどの効果は得られないが、他の結晶化助長触媒元素として、Fe、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種類のものが利用することができる。また、これらの元素群にNiを加え、他の金属と併用するのでもよい。

【0025】また、これらもニッケル単体を用いた場合ほどの効果は得られないが、他の結晶化助長触媒元素として、Ge、Pb、Inから選ばれた一種または複数種類のものが利用することができる。

【0026】これらGe、Pb、Inの元素群は、上記のNi、Fe、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auの元素群と比較し膜中の拡散速度が同一温度で1/100程度と遅く、よって比較的高温でゲッタリングしなければならない。

【0027】上記に列挙した結晶化助長触媒元素をゲッタリングできる元素として、燐の他に、N、As、Sb、Bi等の15族元素が知られている。本明細書中では、これらの元素を燐も含めゲッタリング用元素と呼ぶこととする。これらの元素を燐の代わりもしくは、併用して用いてもよい。あるいは複数の元素を混合して用いてもよい。しかしながら、燐を用いるのが最も効果的であった。

【0028】燐などはn型のドーパントとして使用できるためこの燐を、ニッケルを含む活性層をもつTFTのソースドレイン領域に導入後、該ソースドレイン領域をレーザー等により活性化した後600℃程度の熱アニールを加えると燐がニッケルを該TFTのチャネル領域や高抵抗領域から吸い出す現象、すなわちゲッタリングが起きる。これにより、ニッケル等の不純物をTFTのチャネル領域や高抵抗領域から除去することができた。ニッケルがソースドレイン領域にある分にはTFTの特性にほとんど影響しない。

【0029】本方法ではNチャネルのTFTしか作製できないが、燐に等しいP型のドーパントを加えることでPチャネルのTFTも作製できる。このような場合も燐のゲッタリング能力は変わらない。上記のような方法で作製されたTFTのN-I、P-I、接合の空乏層にはNi-Si_xが実質的に無かった。

【0030】本発明は、当初、低温プロセス用に考案されたものであったが、600℃よりも高い温度プロセス、例えば850℃以上の温度を加えることが可能な石英基板上に形成される半導体素子に対し、同様のプロセスを行っても、効果的がある。その効果は、Niによってより高い結晶性をもつ膜が得られた膜中のNiを比較的短

時間で除去するものである。また、ゲッタリング用の元素を添加する面積を従来よりも減らすことができる。

【0031】以上のことから、本発明を要約すると、半導体膜中でゲッタリング用の元素を十分に活性化させてから後に、先の活性化に要した温度よりも低い温度で該半導体膜を加熱することにより、該半導体膜中の不純物を効率よくゲッタリングする技術といえる。

【0032】本発明の第一は、絶縁表面を有する基板上に珪素を含む非晶質半導体膜を形成する第1の工程と、前記非晶質半導体膜に対して、該非晶質半導体膜の結晶化を助長する触媒元素を導入する第2の工程と、加熱処理により前記非晶質半導体膜を結晶化させる第3の工程と、前記第3の工程で得られた半導体膜に対して、前記触媒元素をゲッタリングすることができる元素を選択的に導入する第4の工程と、前記ゲッタリング用の元素を活性化させる第5の工程と、第4の工程でゲッタリング用の元素を導入した領域に前記触媒元素を加熱処理によりゲッタリングさせる第6の工程と、を少なくとも含み、前記第3、第6の工程は前記基板の温度が該基板の歪み点温度を越えないように行われることを特徴とする。

【0033】本発明の第一記載の活性化にはレーザーの使用が適当であった。本発明の第一記載の活性化にはRTAの使用が適当であった。RTAは、強光の照射により、被照射領域を加熱しアニールを行う手段である。強光としては、一般に赤外光が利用される。

【0034】上記、本発明の第一記載の結晶化を助長する触媒元素として、Ni、Fe、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種類のものが利用できた。

【0035】本発明の第一記載の結晶化を助長する触媒元素として、Ge、Pb、Inから選ばれた一種または複数種類のものが利用できた。

【0036】上記に列挙した結晶化助長触媒元素をゲッタリングできる元素として、燐の他に、N、As、Sb、Bi等の15族元素が知られており、何れの元素も本発明に記載の効果を示した。

【0037】本発明の第二は、絶縁表面を有する基板上に珪素を含む非晶質半導体膜を形成する第1の工程と、前記非晶質半導体膜に対して、該非晶質半導体膜の結晶化を助長する触媒元素であるニッケルを導入する第2の工程と、加熱処理により前記非晶質半導体膜を結晶化させる第3の工程と、前記第3の工程で得られた半導体膜に対して、前記触媒元素をゲッタリングすることができる元素である燐を選択的に導入する第4の工程と、前記ゲッタリング用の元素である燐を活性化させる第5の工程と、第4の工程でゲッタリング用の元素である燐を導入した領域に前記触媒元素であるニッケルを加熱処理によりゲッタリングさせる第6の工程と、を少なくとも含み、前記第3、第6の工程は前記基板の温度が該基板の

歪み点温度を越えないように行われることを特徴とする。

【0038】本発明の第二記載の活性化にはレーザーの使用が適当であった。本発明の第二記載の活性化にはRTAの使用が適当であった。本発明の第二記載の第5の工程において、燐が活性化している領域のシート抵抗が $10\text{ K}\Omega/\square$ 以下であると効果的であった。本発明の第二記載の第5の工程において、燐が活性化している領域のシート抵抗が $3\text{ K}\Omega/\square$ 以下であるとより効果的であった。

【0039】本発明の第二記載の第4の工程において、燐の添加領域面積の、ニッケルをゲッタリングする領域面積に対する割合が0.05以上0.6以下の範囲でも非常に効果的であった。

【0040】本発明の第二記載の第4の工程において、燐の添加領域面積の、ニッケルをゲッタリングする領域面積に対する割合が0.1以上0.5以下の範囲でも効果的であった。

【0041】本発明の第二記載の第4の工程において、燐の添加量は、 $1 \times 10^{13} \sim 1 \times 10^{16} \text{ IONS}/\text{cm}^2$ の範囲にあると効果的であった。

【0042】本発明の第二記載の第4の工程において、燐の添加量は、 $1 \times 10^{14} \sim 3 \times 10^{15} \text{ IONS}/\text{cm}^2$ の範囲にあるとより効果的であった。

【0043】本発明の第二記載の第3、6の工程において、熱アニールの温度は $400^\circ\text{C} \sim 850^\circ\text{C}$ であると効果的であった。本発明の第二記載の第3、6の工程において、熱アニールの温度は $500^\circ\text{C} \sim 750^\circ\text{C}$ であるとより効果的であった。

【0044】本発明の第二記載の第6の工程において、熱アニールの時間は1分～20時間であると効果的であった。本発明の第二記載の第6の工程において、熱アニールの時間は30分～3時間であるとより効果的であった。

【0045】本発明の第一、または、第二の第4の工程において、ゲッタリング用の元素は、素子が形成される領域に添加されないと本発明は効果的であった。本発明の第一、または、第二の第4の工程において、ゲッタリング用の元素は、素子のチャネル領域と高抵抗領域（オフセット領域）との両領域に添加されないと本発明は効果的であった。

【0046】本発明の他の構成は、ソースドレイン部分にニッケルが添加されており、かつ、N-I、P-I、接合の空乏層にNi-Si_xが実質的に無いことを特徴とする半導体装置である。

【0047】

【実施例】

〔実施例1〕本実施例では、非結晶性半導体被膜に結晶化助長触媒元素を添加し、アニール等の手段により該結晶性被膜に所望の結晶性を持たした後、不要となった該

結晶化助長触媒元素を該半導体被膜の素子形成領域外に除去する技術を示す。

【0048】以下に、結晶化助長触媒元素に Ni を、非結晶性半導体被膜に珪素を用い、ガラス基板上に結晶性を有する珪素膜を形成する例を示す。結晶化助長触媒元素は結晶性珪素膜形成後もしくは形成中に珪素膜の素子形成領域外に大部分除去される。

【0049】まず、12.5cm角のガラス基板401（例えばコーニング1737ガラス基板）を用意する。そしてこのガラス基板401上に、TEOSを原料としたブラズマCVD法により、酸化珪素膜402を2000Åの厚さに形成する。勿論この厚さは、必要とする厚さとするればよい。この酸化珪素膜402は、ガラス基板側から不純物が半導体膜に拡散したりするのを防止する下地膜として機能する。

【0050】次にブラズマCVD法によって、非晶質珪素膜403（アモルファスシリコン膜）の成膜を行う。ここでは、ブラズマCVD法を用いるが、減圧熱CVD法を用いるのもよい。なお、非晶質珪素膜の厚さは、550Åとする。勿論この厚さは、必要とする厚さとするればよい。次にUV光を非晶質珪素膜の表面に照射することにより薄い酸化膜を形成する。さらに液相Ni酢酸塩をスピンコート法により非晶質珪素膜の表面に塗布する。前記酸化膜はNi酢酸塩404が膜表面に均質に塗布されるために付けられている。Ni元素は、非晶質珪素膜が結晶化する際に結晶化を助長する元素として機能する。（図4（A））

【0051】次に窒素雰囲気中において、450℃の温度で1時間保持することにより、非晶質珪素膜中の水素を離脱させる。これは、非晶質珪素膜中に不對結合手を意図的に形成することにより、後の結晶化に際してのしきい値エネルギーを下げるためである。そして窒素雰囲気中において、600℃、4～8時間の加熱処理を施すことにより、非晶質珪素膜を結晶化させる。この結晶化の際の温度を600℃とすることができたのは、ニッケル元素の作用によるものである。上記加熱処理中、Ni元素は珪素膜中を移動しながら、該珪素膜の結晶化を促進する。こうして、600度以下の温度で、ガラス基板上に多結晶珪素膜405を得ることができる。さらに、結晶性を上げるためにレーザーで多結晶半導体膜をアニールしてもよい。（図4（B））

【0052】上記方法はニッケルを半導体膜上の全面に塗布したが、マスク等を用いて、ニッケルを半導体膜に選択的に添加し、結晶成長させてもよい。この場合、結晶は主に横方向に成長してゆく。

【0053】次に、膜中のニッケルを除去する工程を行う。まず、酸化膜でなるマスク406を1000Åの厚さで形成する。本マスクはリンのドーピングを選択的に行うために配置される。この状態でリンのピングを行う。すると、多結晶珪素膜の上記マスクで覆われてい

い部分407のみにリンがドーピングされる。このとき、ドーピングの加速電圧と、酸化膜で成るマスクの厚さを最適化し、リンがマスク406を実質的に突き抜けないようにする。上記マスクは必ずしも酸化膜でなくてよいが、酸化膜は活性層に直接触れても汚染の原因にならないので都合がよい。

【0054】リンのドーズ量は、 1×10^{14} から 1×10^{15} ions/cm² 程度がよかった。本実施例では、 5×10^{14} ions/cm² のドーズをイオンドーピング装置を用いて、素子領域外に導入した。

【0055】なお、イオンドーブの際の加速電圧は10kVとした。10kVの加速電圧であれば、1000Åの酸化膜マスクを燐はほとんど全く通過することができない。その後、マスクを取り除き、活性層膜中のリンの活性化を行うためにレーザー照射を行った。

【0056】レーザー照射には大出力の得られるエキシマレーザーを使用した。エキシマレーザーには線状に加工されたビームをもつものを使い、加工速度をあげた。具体的には、0.5mm幅、12cm長のレーザービームをKrFエキシマレーザーと所定のレンズ群で形成し、線状ビームの幅方向にそのビームを基板に対して相対的に走査させることにより、基板全面にレーザー照射を行った。

【0057】その他の種類のエキシマレーザー、例えば、XeClエキシマレーザーを用いても効果は同様であった。また、線状に加工されていないレーザービームを使用しても効果は同様であった。このようにして活性化されたリンのシート抵抗は2KΩ/□程度であった。

【0058】その後、600℃の窒素雰囲気にて1～12時間熱アニールし、ニッケル元素のゲッタリングを行った。600度の温度のもとでは、リン原子は膜中をほとんど動かないが、ニッケル原子は数100μm程度またはそれ以上の距離を移動することができる。このことからリンがニッケルのゲッタリングに最も適した元素の1つであることが理解できる。上記レーザー照射の効果は図1に示した通りである。

【0059】次に、上記多結晶珪素膜をバターニングする。このとき、リンがドーブされた領域すなわちニッケルがゲッタリングされた領域が残らないようにする。このようにして、ニッケル元素をほとんど含まない多結晶珪素膜408が得られた。得られた珪素膜のパターンが後にTFETの活性層となる。

【0060】本実施例で形成された活性層を利用し、実施例3で示す構造（図5（E）参照。）のTFETを作製したところ図3aに示す特性をもつものが得られた。一方同様な構造でゲッタリング工程を省いたものの特性を図3bに示した。両者を比較すると明らかにゲッタリングを行なったものの特性が良いことが判る。特にOFF電流の特性が顕著に改善されている。

【0061】〔実施例2〕実施例1で示したゲッタリン

グの能力を改善するレーザー照射の工程を、RTAで置き換えたものを本実施例で示す。

【0062】RTAは、RAPID THERMAL ANNEALINGの略語である。RTAでは、ハロゲンランプに代表される赤外光を主に発するものを光源とし、基板表面につけられた膜のみを短時間で加熱することを可能とする。

【0063】しかしながら、レーザーほどその加熱時間を短くすることができない、波長領域が主に赤外領域である（エキシマレーザー光は紫外光である）等の原因で、基板もやや加熱される。

【0064】よって、レーザーと比較すると高いエネルギーを膜に与えることは難しいが、エネルギーはレーザーよりも安定しているため、より均質なアニールができる。また、RTAは本実施例で必要とするエネルギーを充分、活性層に与える能力を持っている。

【0065】本実施例で使用するRTAはハロゲンランプを有したものである。本実施例で使用するRTAは線状に加工されたビーム状の光線を有しており、加工効率を上げている。加工法は線状レーザーを使用する方法とほぼ同様である。しかしながら、レーザーと違い加工時間がややかかるので基板が急激な温度変化に耐えられず割れることがある。よって、処理前に基板温度を上げておく必要がある。

【0066】本実施例では、基板の温度をあらかじめ350度まで加熱しておき、それからハロゲンランプをレーザーと同様な方法で、基板に対し走査させながら照射した。

【0067】ハロゲンランプはアークランプに置き換えても効果は同様であった。また、RTAの光線は必ずしも線状に加工される必要はない。実施例1で示した作成法でレーザー照射の工程のみをRTA工程に置き換え、得た膜のシート抵抗は5kΩ/□であった。後は、実施例1と同様の手順で工程を踏めばよい。本実施例で示した方法で作成されたのは実施例1で得たものとはほぼ同等の特性を備えていた。

【0068】〔実施例3〕本実施例では、非結晶性半導体被膜に結晶化助長触媒元素を添加し、アニール等の手段により該結晶性被膜に所望の結晶性を持たした後、不要となった該結晶化助長触媒元素を素子特性にほとんど影響しない部分に集中させる技術を示す。

【0069】本実施例では、実施例1の作製工程で、ニッケルを除去する前の工程まで進んだ多結晶珪素膜405を利用して、TF Tを作製する。この多結晶珪素膜中には比較的高濃度（10¹⁸atoms/cm³程度以上）でニッケルが分布している。

【0070】この多結晶珪素膜405をバターンニングすることで、TF Tの活性層パターン501を形成する。この活性層パターン501には、チャネル形成領域502、高抵抗領域503が形成される。活性層を形成後、ゲート絶縁膜504として酸化珪素膜をプラズマCVD

法により100nmの厚さに成膜する。

【0071】次にチタン膜をスパッタ法により400nmの厚さに成膜する。そして、このチタン膜をバターンニングすることにより、ゲート電極505を得る。さらに、陽極酸化法により、チタン膜パターンの露呈した表面に陽極酸化膜506を200nmの厚さで形成する。

【0072】この陽極酸化膜506はゲート電極505の表面を電氣的及び物理的に保護する機能を有している。また、後の工程において、チャネル領域502に隣接してオフセット領域と称される高抵抗領域503を形成するために機能する。

【0073】次に、ゲート電極505、及び、その周囲の陽極酸化膜506をマスクとして燐のドーピングを行う。この燐は、ソース、ドレイン領域を決定する為のドーパントとしての役割と、ニッケル元素をゲッターリングする役割の両方をになる。

【0074】燐のドーピングを行うことで、ソース、ドレイン領域が自己整合的に形成される。リンのドーズ量は本実施例では、5×10¹⁴ions/cm²のドーズをイオンドーピング装置を用いて導入した。

【0075】次にレーザーにより、燐を活性化させる。これにより、燐のゲッターリング能力を上げることができる。燐はニッケルだけでなく、他の不純物もゲッターリングする。レーザーは実施例1で示した方法で照射した。

【0076】レーザービームのエネルギー密度は、200mJ/cm²程度とした。なお、本工程における適当なエネルギー密度は、レーザーの種類や照射の方法、半導体膜の状態により異なるので、それに合わせて調整する。レーザーの照射により、ソースドレイン領域のシート抵抗は1KΩ/□まで下がった。

【0077】レーザー照射後、ニッケルその他の不純物を、チャネル領域502と高抵抗領域503から除去するために加熱処理を行う。この加熱処理は、窒素雰囲気で行われ、温度は640℃、該温度維持時間は1時間とした。この処理中燐元素はほとんど動かないが、ニッケルは燐に引き寄せられ著しく膜中を移動した。その結果、ソース、ドレイン領域にニッケル元素が集中した。これらのニッケル元素は活性層中でNiP、NiP₂、Ni₂P、・・・といった結合状態で存在する。前記結合状態は非常に安定であり、しかも、Niがソース、ドレイン領域にある限り、TF Tの動作にほとんど影響しないことが判っている。

【0078】次に、層間絶縁膜として、窒化珪素膜507をプラズマCVD法によって150nmの厚さに成膜し、更にアクリル樹脂膜508を成膜する。アクリル樹脂膜508の膜厚は、最少の部分で700nmとなるようにする。ここで樹脂膜を用いるのは、表面を平坦化する為である。

【0079】アクリル以外には、ポリイミド、ポリアミド、ポリイミドアミド、エポキシ等の材料を用いること

10

20

30

40

50

製工程の一部を示す。ガラス基板上に多結晶珪素膜700を形成する工程までは、実施例5と同様の工程を踏む。(図7(A))

【0098】まず、図7に示すように、酸化珪素膜でなるマスク701を形成する。本工程のマスクは素子領域全面が覆えるように形成する。

【0099】次いで、燐のドーピングをイオンドーピング法(またはイオン注入法)を用いて行い、前記酸化膜が乗っている以外の領域に燐を注入する。この際、イオンがドーピングされない部分は素子として主に利用される。その他の燐がドーピングされた領域702は後の工程で除去される。

【0100】この状態でレーザーを照射し、燐を多結晶珪素膜中で活性化する。あるいはRTAにより活性化する。照射の方法は、先の実施例1、2で示した通りである。このときの活性化された領域のシート抵抗はレーザー照射したもので2KΩ/□、RTA処理済みのもので5KΩ/□であった。(図7(B))

【0101】次に、窒素雰囲気中で、600℃、4時間の加熱処理を行うことにより、ニッケル元素が燐に引き寄せられる。燐は600℃の環境下ではほとんど動かないので、この処理により、燐とニッケルが実質的に存在しない領域と、燐とニッケルが共存する領域とを珪素膜中に選択的に形成できる。(図7(C))

【0102】次にマスクを利用して、露呈した珪素膜を除去する。これで、膜中からほとんどニッケルは除去され、実質的に存在しなくなる。さらに、マスクを除去し、再度新たにマスクを配置して、残存した珪素膜をパターンニングする。この珪素膜のパターンは、後にTFTの活性層となる。この活性層の膜中には、実質的にニッケルが存在しない。

【0103】その後、図7(D)に示すように酸化珪素膜からなる、マスク609を形成する。ここでは、基板の裏面側からの露光技術を用いて前記マスクを形成する。これをマスクとし、ソース領域703、ドレイン領域704となる部分にドーパントを注入する。この構造は図6(B)で示した構造と同様である。このあとは、図6に示した方法でTFTを作製する。

【0104】即ち、その後、層間絶縁膜を成膜し、更にコンタクトホールを形成して、ソース電極、及びドレイン電極を形成する。こうしてボトムゲート型のTFTが完成する。

【0105】〔実施例7〕本実施例は、TFTを利用して集積回路を構成した場合の例を示す。集積回路としては、CPU回路、メモリー回路等を挙げることができる。図8にTFTを利用した集積回路の概要を示す。

【0106】〔実施例8〕本実施例は、本明細書中で示した作製方法により得たTFTを用いた半導体装置の例を示す。

【0107】図9(A)に示すのは、携帯型の情報処理

端末である。この情報処理端末は、本体2001にアクティブマトリクス型の液晶ディスプレイまたはアクティブマトリクス型のELディスプレイを備え、さらに外部から情報を取り込むためのカメラ部2002を備えている。

【0108】カメラ部2002には、受像部2003と操作スイッチ2004が配置されている。

【0109】情報処理端末は、今後益々その携帯性を向上させるために薄く、また軽くなるものと考えられている。

【0110】このような構成においては、アクティブマトリクス型のディスプレイ2005が形成された基板上周辺駆動回路や演算回路や記憶回路がTFTでもって集積化されることが好ましい。

【0111】図9(B)に示すのは、ヘッドマウントディスプレイである。この装置は、アクティブマトリクス型の液晶ディスプレイやELディスプレイ2102を本体2101に備えている。また、本体2101は、バンド2103で頭に装着できるようになっている。

【0112】図9(C)に示すのは、カーナビゲーション装置である。この装置は、本体2201に液晶表示装置2202と操作スイッチ2203を備え、アンテナ2204で受診した信号によって、地理情報等を表示する機能を有している。

【0113】図9(D)に示すのは、携帯電話である。この装置は、本体2301にアクティブマトリクス型の液晶表示装置2304、操作スイッチ2305、音声入力部2303、音声出力部2302、アンテナ2306を備えている。

【0114】また、最近では、(A)に示す携帯型情報処理端末と(D)に示す携帯電話とを組み合わせたような構成も商品化されている。このような構成においてもアクティブマトリクス型のディスプレイとその他の回路を同一基板上にTFTでもって集積化する構成が有用となる。

【0115】図9(E)に示すのは、携帯型のビデオカメラである。これは、本体2401に受像部2406、音声入力部2403、操作スイッチ2404、アクティブマトリクス型の液晶ディスプレイ2402、バッテリー2405を備えている。

【0116】図9(F)に示すのは、プロジェクション型の液晶表示装置である。この構成は、本体2501に光源2502、アクティブマトリクス型の液晶表示装置2503、光学系2504を備え、装置の外部に配置されたスクリーン2505に画像を表示する機能を有している。

【0117】ここでは、液晶表示装置としては、透過型のもでも反射型のもでも利用することができる。

【0118】また、(A)～(E)に示す装置では、液晶表示装置の代わりにEL素子を利用したアクティブマ

17

トリクス型のディスプレイを用いることもできる。

【0119】本明細書で開示する発明を利用したTFTは、多数のTFTを作製した場合の特性のばらつきを抑制することができるので、本実施例で示すようなTFT回路を必要とする構成には適したものとなる。

【0120】

【発明の効果】本発明の半導体材料の結晶化技術によって、結晶性に優れかつ重金属等の不純物の含有率の少ない半導体材料を作製することが可能となった。本発明の半導体材料はすべての半導体デバイスの基として利用できるが、中でも半導体デバイスとしてTFT液晶パネルを取り上げる場合、周辺駆動回路の高速動作を可能とし、素子間の特性のばらつきが少なくなった。この効果はTFT液晶ディスプレイ装置の画面の動きの高速化と、点欠陥線欠陥等をもった不良基板の発生率の減少である。このように本発明は工業上、有益なものと考えられる。

【図面の簡単な説明】

【図1】ゲッタリング工程の、熱アニール前のレーザー処理の有無による効果の違いを示すグラフ。

【図2】ゲッタリングが行われた珪素膜の表面を写した写真。

【図3】ゲッタリングの有無による素子特性の違いを表すグラフ。

【図4】結晶性珪素膜の作製工程を示す図。

【図5】薄膜トランジスタの作製工程を示す図。

【図6】薄膜トランジスタの作製工程を示す図。

【図7】結晶性珪素膜の作製工程を示す図。

【図8】TFTを利用した集積回路を示す図。

【図9】TFTを利用した各種装置の例を示す図。

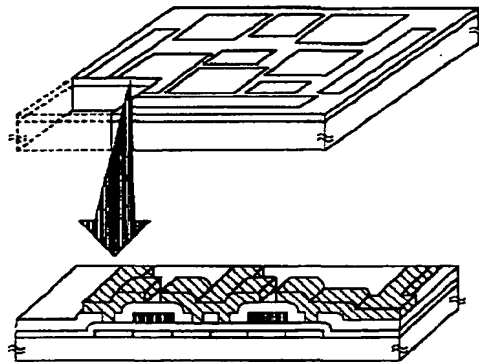
【符号の説明】

401 ガラス基板
402 酸化珪素膜
403 非晶質珪素膜

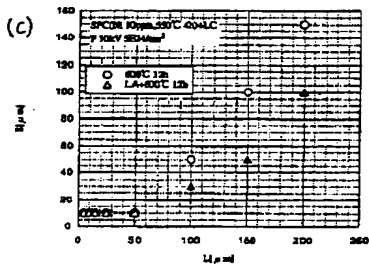
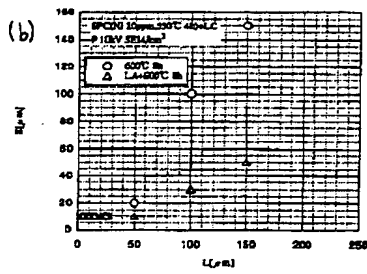
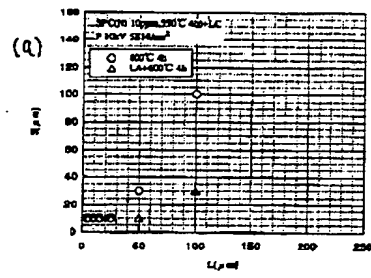
18

* 404 表面に接して保持されたニッケル元素
405 結晶性珪素膜
406 マスク酸化珪素膜
407 リンがドーピングされた領域
408 ニッケル元素がゲッタリングされた結晶性珪素膜のパターン
501 ニッケル元素がゲッタリングされていない結晶性珪素膜のパターン
502 チャネル領域
503 高抵抗領域
504 ゲート絶縁膜
505 ゲート電極
506 陽極酸化膜
507 窒化珪素膜
508 アクリル樹脂膜
509 ソース電極
510 ドレイン電極
601 ガラス基板
602 ゲイト電極
603 ゲイト絶縁膜
604 非晶質珪素膜
605 表面に接して保持されたニッケル元素
606 ソース領域
607 チャネル領域
608 ドレイン領域
609 マスク酸化珪素膜
610 層間絶縁膜
611 ソース電極
612 ドレイン電極
30 700 結晶性珪素膜
701 マスク酸化珪素膜
702 リンがドーピングされた領域
703 ソース領域
* 704 ドレイン領域

【図8】

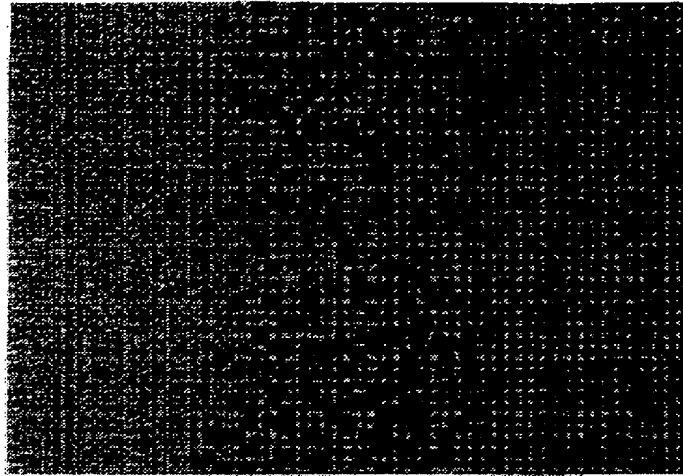


【図1】

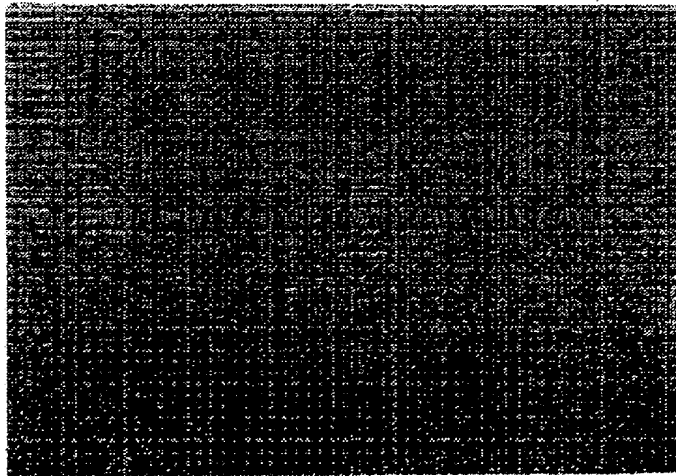


【図2】

図面代用写真

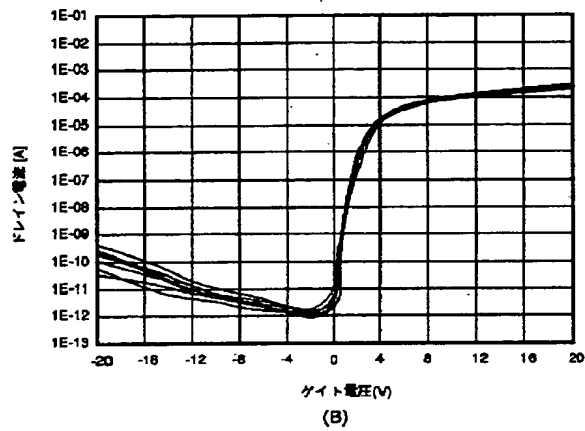
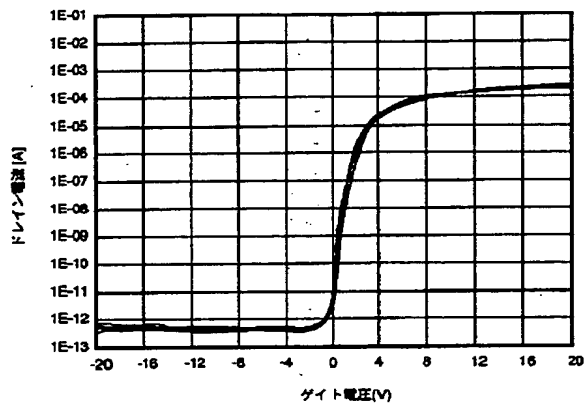


A

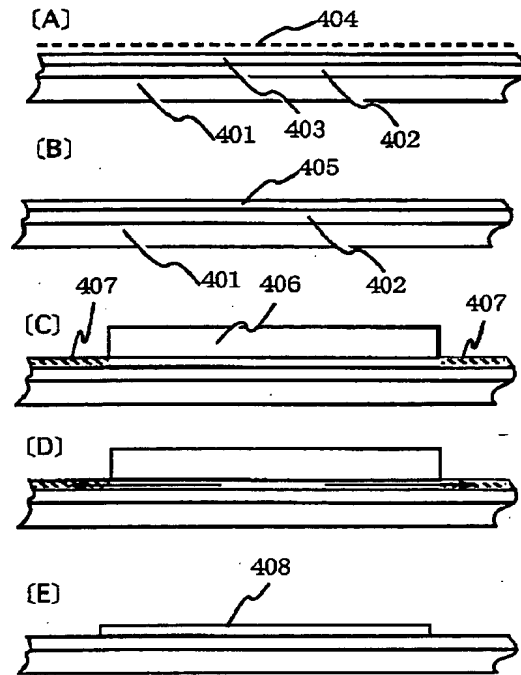


B

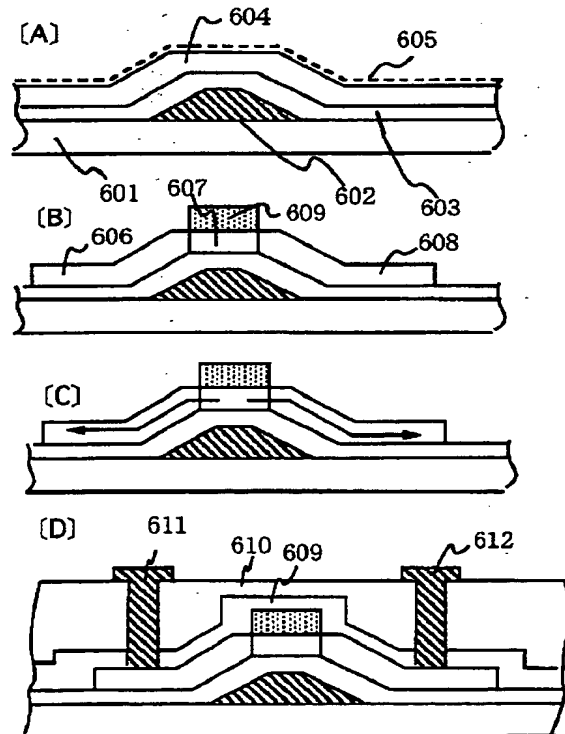
【図3】



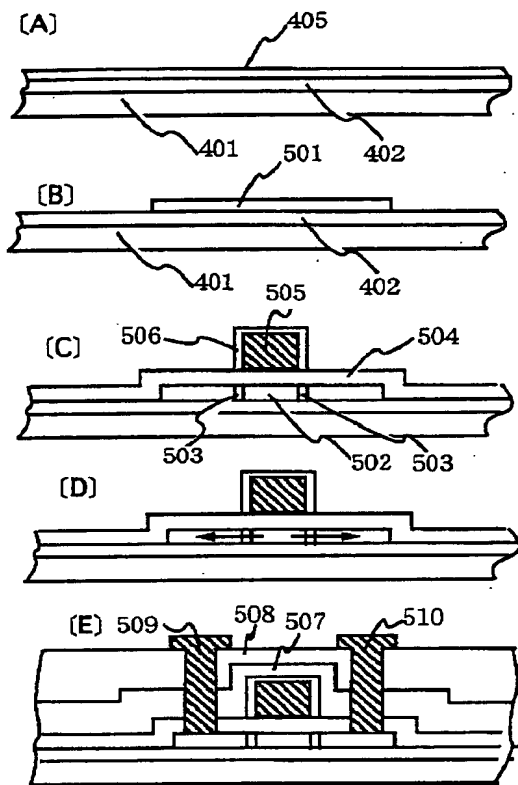
【図4】



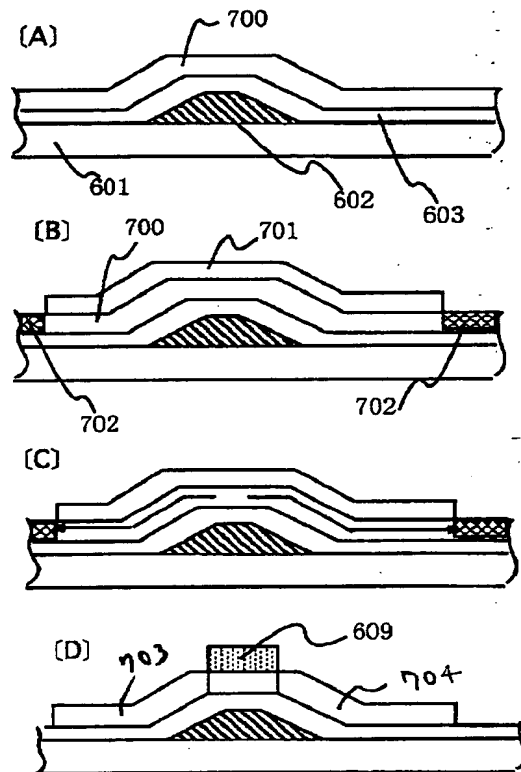
【図6】



【図5】



【図7】



【図 9】

